

**Commutatori ATM con buffer in ingresso:**

Ad ogni ingresso del commutatore è associato un buffer mediante il quale le celle vengono memorizzate in attesa di routing.

L'architettura di questi commutatori è costituita da un ordinatore (**Batcher**) ed in cascata da una rete (**Banyan**) in grado di commutare l'insieme di celle fornitegli dall'ordinatore Batcher in modo non bloccante a patto che queste siano dirette verso uscite diverse; in caso di conflitto, questi vengono risolti dai buffer con un meccanismo spaziale mediante il quale inviano le celle a determinati criteri (FCFS – First Come First Served).

La perdita di eventuali celle è causata dal fenomeno Head of Line Blocking (HOL), cioè il blocco della coda di attesa causato dalla cella che non riesce a raggiungere l'uscita desiderata.

